

散热设计基础

简介

出于可靠性原因，处理大功率的集成电路越来越需要达到热管理要求。所有半导体都针对结温(T_j)规定了安全上限，通常为 150°C (有时为 175°C)。与最大电源电压一样，最大结温是一种最差情况限制，不得超过此值。在保守设计中，一般留有充分的安全裕量。请注意，这一点至关重要，因为半导体的寿命与工作结温成反比。简单而言，IC温度越低，越有可能达到最长寿命。

这种功率和温度限制是很重要的，典型的数据手册中都有描述，如图1所示。图中所示为一款8引脚SOIC器件[AD8017AR](#)。

The maximum power that can be safely dissipated by the AD8017 is limited by the associated rise in junction temperature. The maximum safe junction temperature for plastic encapsulated device is determined by the glass transition temperature of the plastic, approximately $+150^{\circ}\text{C}$. Temporarily exceeding this limit may cause a shift in parametric performance due to a change in the stresses exerted on the die by the package. Exceeding a junction temperature of $+175^{\circ}\text{C}$ for an extended period can result in device failure.

**图1: AD8017AR(ADI散热增强型SOIC封装器件)
数据手册中关于最大功耗的声明**

与这些声明相关的是一些工作条件，比如器件功耗、印刷电路板(PCB)的封装安装细则等。对于AD8017AR，其在 25°C 的环境温度下的额定功耗为 1.3 W 。其假设是8引脚SOIC封装配合的是一块双层PCB板，以大约 4 in^2 ($\sim 2500\text{ mm}^2$)的2盎司铜实现散热。下面将预测该器件在其他条件下的安全工作情况。

散热设计基础

一般用符号 θ 来表示热阻。热阻的单位为 $^{\circ}\text{C}/\text{W}$ 。除非另有说明，热阻指热量在从热IC结点传导至环境空气时遇到的阻力。也可更具体地表示为 θ_{JA} ，即结至环境热阻。 θ_{JC} 和 θ_{CA} 是 θ 的两种其他形式，详见下文。

一般地，热阻 θ 等于 $100^{\circ}\text{C}/\text{W}$ 的器件在 1W 功耗下将表现出 100°C 的温差，该值在两个参照点之间测得。请注意，这是一种线性关系，因此，在该器件中， 1W 的功耗将产生 100°C 的温差(如此等等，不一而足)。对于AD8017AR， θ 约为 $95^{\circ}\text{C}/\text{W}$ ，因此， 1.3W 的功耗将产生大约 124°C 结至环境温差。当然，预测内部温度时使用的正是这种温度的上升，其目的是判断设计的热可靠性。当环境温度为 25°C 时，允许约 150°C 的内部结温。实际上，多数环境温度都在 25°C 以上，因此，可以处理的功耗会稍低。

对于任意功耗 P (单位： W)，都可以用以下等式来计算有效温差(ΔT)(单位： $^{\circ}\text{C}$)：

$$\Delta T = P \times \theta \quad \text{等式 1}$$

其中， θ 为总适用热阻。图2总结了一些基本的热关系。

- ◆ θ = Thermal Resistance ($^{\circ}\text{C}/\text{W}$)
- ◆ P = Total Device Power Dissipation (W)
- ◆ T = Temperature ($^{\circ}\text{C}$)
- ◆ ΔT = Temperature Differential = $P \times \theta$
- ◆ θ_{JA} = Junction-Ambient Thermal Resistance
- ◆ θ_{JC} = Junction-Case Thermal Resistance
- ◆ θ_{CA} = Case-Ambient Thermal Resistance
- ◆ $\theta_{\text{JA}} = \theta_{\text{JC}} + \theta_{\text{CA}}$
- ◆ $T_{\text{J}} = T_{\text{A}} + (P \times \theta_{\text{JA}})$
- ◆ **Note:** $T_{\text{J(Max)}} = 150^{\circ}\text{C}$ (Sometimes 175°C)

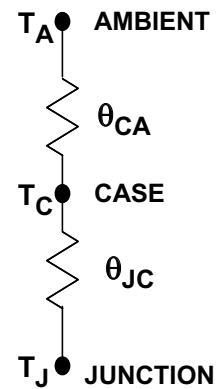


图2：基本热关系

请注意，串行热阻(如右侧的两个热阻)模拟的是一个器件可能遇到的总热阻路径。因此，在计算时，总 θ 为两个热阻之和，即 $\theta_{\text{JA}} = \theta_{\text{JC}} + \theta_{\text{CA}}$ 。给定环境温度 T_{A} 、 P 和 θ ，即可算出 T_{J} 。根据图中所示关系，要维持一个低的 T_{J} ，必须使 θ 或功耗(或者二者同时)较低。低 ΔT 是延长半导体寿命的关键，因为，低 ΔT 可以降低最大结温。

在IC中，一个温度参照点始终是器件的一个节点，即工作于给定封装中的芯片内部最热的点。其他相关参照点为 T_C (器件)或 T_A (周围空气)。结果又引出了前面提到的各个热阻，即 θ_{JC} 和 θ_{JA} 。

先来看看最简单的情况， θ_{JA} 为在给定器件的结与环境空气之间测得的热阻。该热阻通常适用于小型、功耗相对较低的IC(如运算放大器)，其功耗往往为1 W或以下。一般而言，对于8引脚DIP塑封或者更优秀的SOIC封装，运算放大器以及其他小型器件的典型 θ_{JA} 值处于90-100°C/W水平。

需要明确的是，这些热阻在很大程度上取决于封装，因为不同的材料拥有不同水平的导热性。一般而言，导体的热阻类似于电阻，铜最好，其次是铝、钢等。因此，铜引脚架构封装具有最高的性能，即最低的 θ 。

散热

根据定义，散热器是附加于IC之上的一种额外低热阻器件，其作用是辅助散热。散热器具有自己的热阻，表示为 θ_{CA} ，单位为°C/W。然而，当今的多数运算放大器在安装散热器时相当麻烦(较老的TO-99金属帽壳型封装除外)。考虑了散热器安装的器件具有明显的特征，其 θ_{JC} 远低于 θ_{JA} 。这种情况下， θ 将由一个以上的组分构成。热阻采用加法即可，结果使净值计算变得相对简单。例如，在给定相关 θ_{JC} 时，要计算净 θ_{JA} ，只需将散热器的热阻 θ_{CA} 或者壳到环境热阻与 θ_{JC} 相加即可：

$$\theta_{JA} = \theta_{JC} + \theta_{CA} \quad \text{等式 2}$$

结果得到针对具体环境的 θ_{JA} 。

然而更广泛地讲，现代IC并不使用市场上有售的散热器。相反，在需要消耗大量功率时(比如 ≥ 1 W)，以低热阻铜PCB走线作为散热器。在这种情况下，制造商提供的对散热最有用的加工数据是示例PCB布局的边界条件以及这些条件下产生的 θ_{JA} 。如前所述，这是针对AD8017AR提供的具体信息。通过这种方式，展示此类条件下热关系的示例数据如图3所示。这些数据适用于装有一个散热器的AD8017AR，该散热器的面积约为4平方英寸，采用一块双层2盎司铜PCB板。

这些曲线展示的是AD8017在最大结温150°C和125°C下的最大功耗与温度特性之间的关系。这种曲线通常称为减额曲线，因为，容许功耗随环境温度而下降。

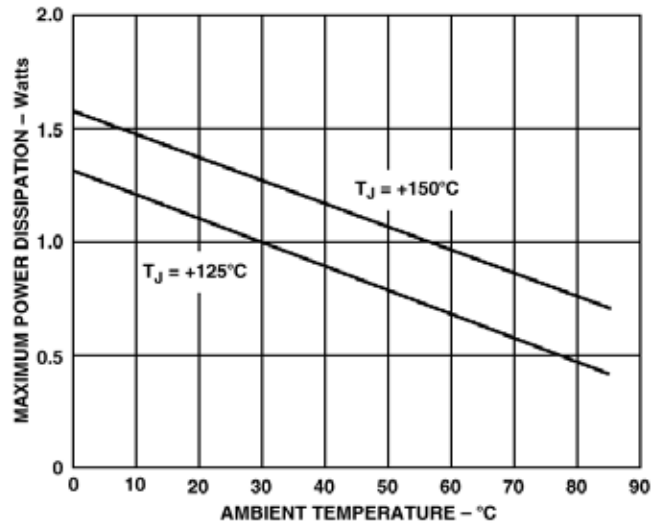


图3: AD8017AR运算放大器的热额定曲线

AD8017AR采用的是ADI专有的散热增强型(Thermal Coastline) IC封装,在不增加SO-8封装尺寸的情况下允许消耗更多的功率。对于 150°C 的 $T_{j(max)}$,上部曲线显示的是该封装的容许功耗,在 25°C 的环境温度下为1.3 W。如果使用更保守的 125°C $T_{j(max)}$,则适用两条曲线中的下部曲线。

图4展示了8引脚标准SOIC封装与ADI散热增强型封装的性能比较结果。请注意,散热增强型封装在 25°C 下的容许功耗为1.3 W,而标准封装仅为0.8 W。在散热增强型封装中,热传导增强了,这正是封装 θ_{JA} 较低的原因所在。

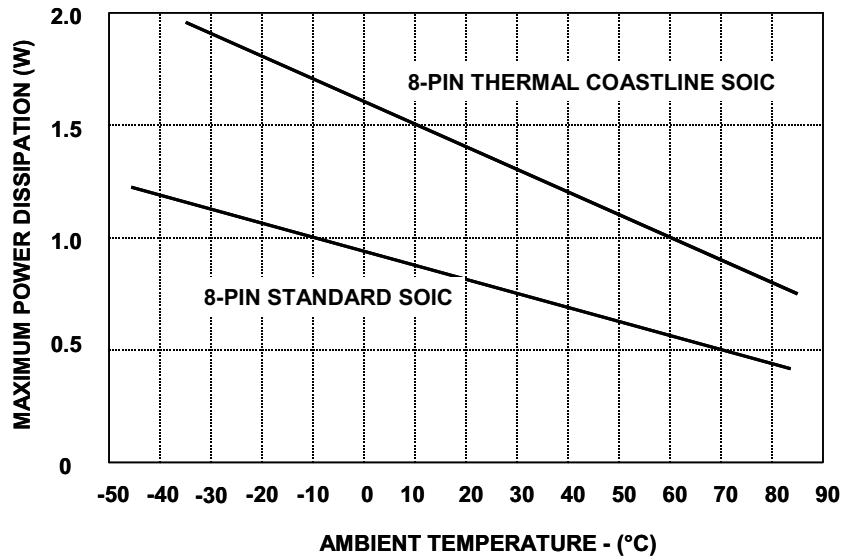


图4: 标准(下)和ADI散热增强型(上)8引脚SOIC封装的热额定曲线

甚至可以支持更高的功耗，因为使用IC封装后，可以增进从芯片到PCB板的热传导。其中一个示例是AD8016 ADSL线路驱动器件，该器件提供两种封装选项，25°C下的额定功耗分别为5.5 W和3.5 W，如图5所示。

以额定功耗较高的AD8016ARP PSOP3封装为例，当搭配一个10 in²、1盎司散热层时，该组合可以在70°C的环境温度下处理最高3 W的功耗，如图中的上部曲线所示。这相当于18°C/W的 θ_{JA} ，这种情况下，该值适用于125°C的最大结温。

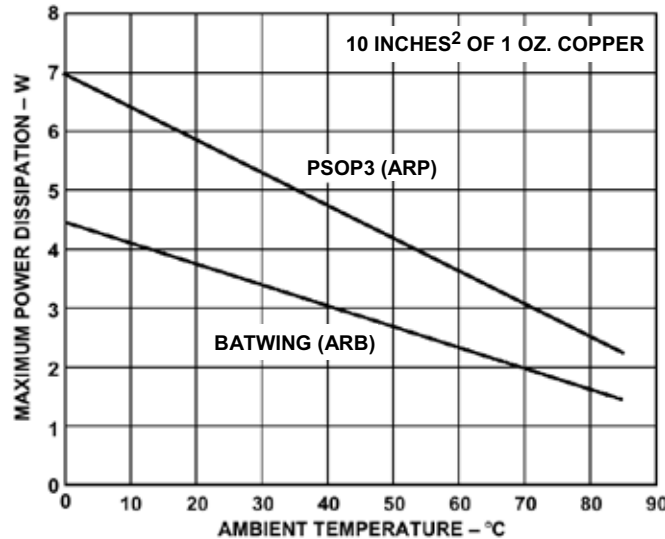


图5: AD8016 BATWING(下)和PSOP3(上)封装的热特性曲线(其中, $T_{J(Max)}=125^{\circ}C$)

PSOP3版的AD8016之所以具有如此出色的功耗处理能力是因为采用了一块大面积铜片。在内部，IC芯片直接置于铜片上，底部表面裸露情况如图6所示。其目的是将该表面直接焊接到PCB板上的一个铜层上，从而扩大散热面。

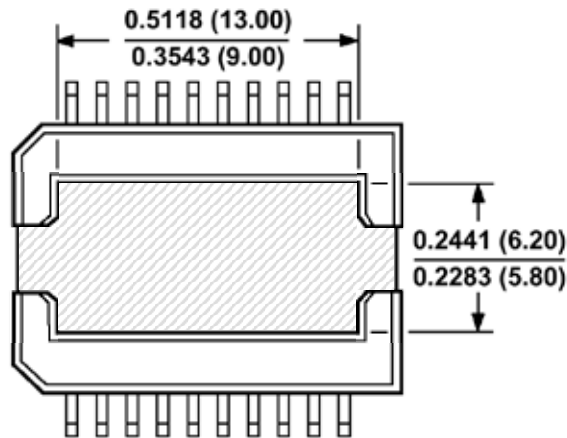


图6: AD8016 20引脚PSOP3封装的底视图展示了辅助散热铜片(中心的灰色区域)

AD8016的两种封装选项均有静止空气和流动空气两种特性，但是，上面给出的热数据适用于不使用定向气流的情况。因此，增加气流会进一步降低热阻(见参考文献2)。

为了设计出可靠的低热阻运算放大器，以下列出几条设计注意事项。可根据实际情况，考虑所有要点。

1. 对于PCB散热器，要使用面积尽量大的铜片，以“效益递减”点为度。
2. 与1)相结合，要使用多个(外部)PCB层，用多个过孔连接起来。
3. 根据实际情况尽量使用质量较重的铜(最好是2盎司或以上)。
4. 在系统中提供充足的天然通风出入口，以便热能从热的PCB表面自由散开。
5. 使功耗消散PCB层垂直朝向，促进散热器区域的气流对流。
6. 针对精密运算放大器应用，考虑使用外部功率缓冲级。
7. 对于需要在有限空间下耗散数瓦特的情况，考虑使用强制通风方法。
8. 不要在散热走线上覆盖阻焊层。
9. 不要在供电IC上使用过大的电源电压。

多数情况下，以上各项都是显而易见的。然而，第9项却需要稍加说明。每当应用只需要适中的电压摆幅时(如标准视频、 $2\text{V}_{\text{p-p}}$)，通常可以使用宽电源电压范围。但是，如图7中的数据所表明的那样，在较高的电源电压下，运算放大器驱动器的运行会产生较大的IC功耗，即使负载功率恒定不变亦是如此。

在这种情况下，只要应用的失真性能不恶化，就应该为IC提供较低的电压，如 $\pm 5\text{V}$ 而非 $\pm 15\text{V}$ 。以上示例数据是以直流为基础计算所得，与正弦波或噪声类波形(如DMT信号)相比，直流会增加驱动器的功耗(见参考文献2)。一般原则仍然适用于这些交流波形，换言之，当负载电流高、电压低时，运算放大器的功耗就高。

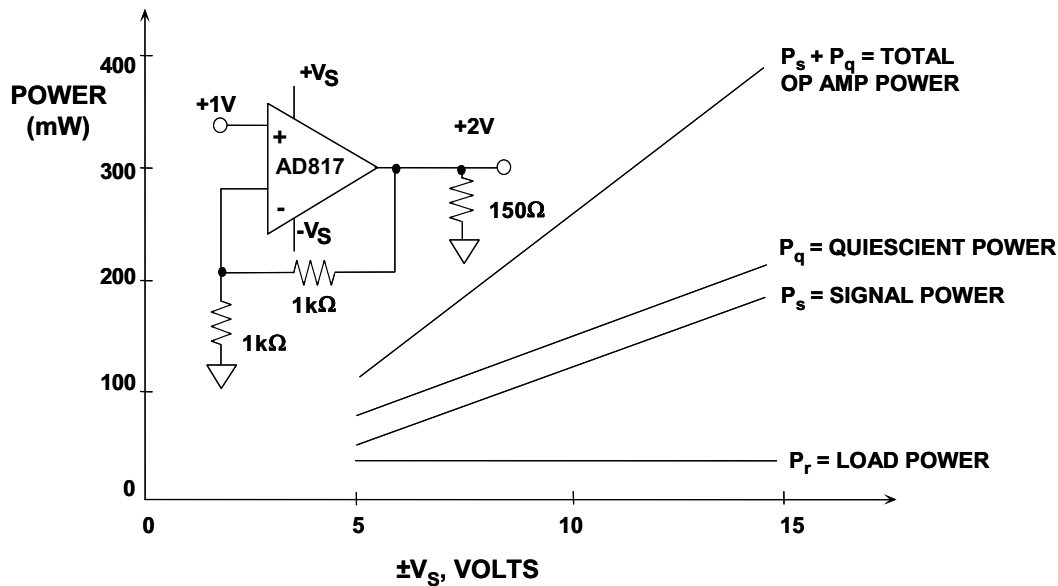


图7：视频运算放大器驱动器在各种电源电压、低电压输出摆幅下的功耗

虽然上述AD8016和AD8017两款散热增强型封装有较大的机会处理高功耗，但日益流行的小型IC封装实际上却朝着相反的方向发展。毫无疑问，当今的小型封装确实会牺牲较大散热性能。但是必须了解的是，这是为了缩小运算放大器封装的尺寸，最终是为提高整个系统的PCB板密度。

这几点反映在AD8057和AD8058系列单通道和双通道运算放大器的热额定值中，如图8所示。AD8057和AD8058运算放大器提供三种不同的封装，分别为SOT-23-5、8引脚 μ SOIC以及标准SOIC封装。

如数据所示，随着封装尺寸的缩小，能够消散的功率也会显著减少。对于此类微型封装来说，由于引脚架构是唯一的散热通道，因而其热性能会下降。上述封装的 θ_{JA} 分别为 $240^{\circ}\text{C}/\text{W}$ 、 $200^{\circ}\text{C}/\text{W}$ 和 $160^{\circ}\text{C}/\text{W}$ 。请注意，这是封装限制，而非器件限制。采用相同封装的其他IC具有类似特性。

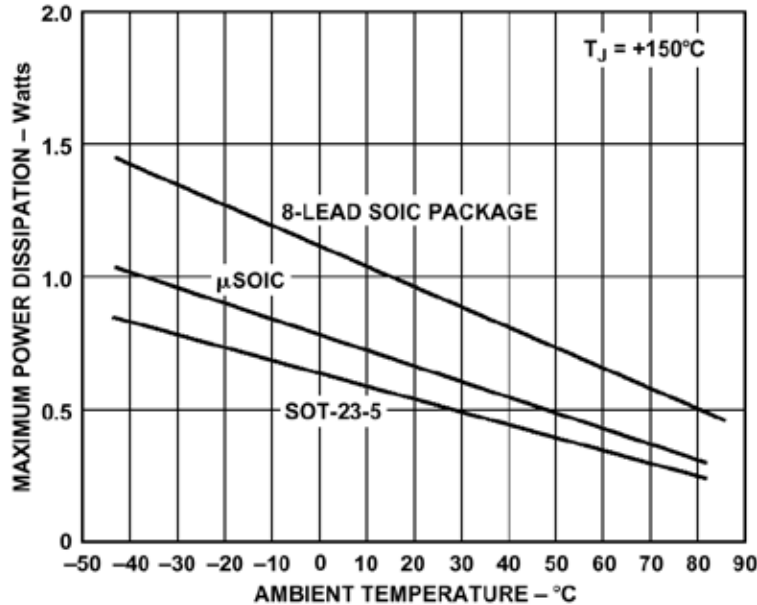


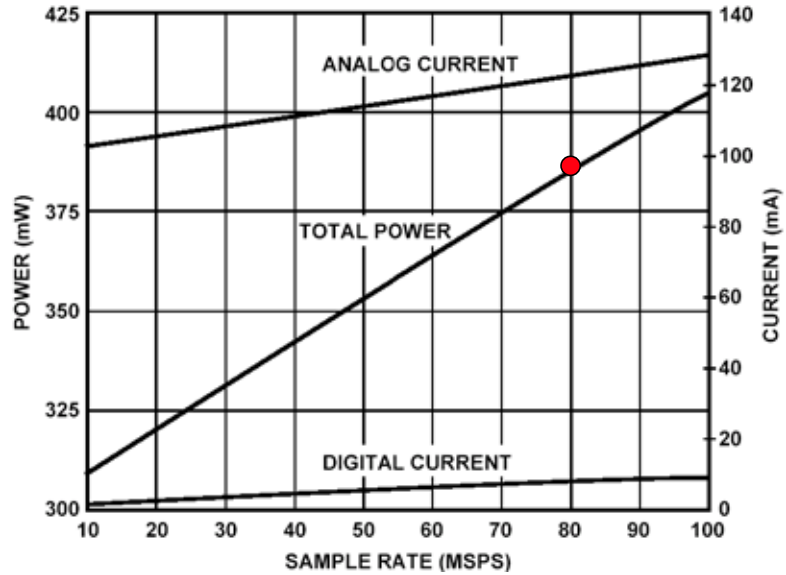
Figure 8: Comparative Thermal Performance for Several AD8057/58 Op Amp Package Options

数据转换器散热考虑

表面上看，我们可能会假定，ADC或DAC的功耗在既定电源电压会保持不变。然而，许多数据转换器(尤其是CMOS类)的功耗高度依赖于输出数据负载和采样时钟频率。由于许多新型高速转换器在最差工作条件下可能消耗最多1.5 W至2 W的功率，因此，我们必须清楚地了解这一点，以确保安装封装时，使最高预期工作温度下的结温保持于可接受限值之内。

[指南MT-031](#)谈到接地强调称，高性能ADC(尤其是带有并行输出者)的数字输出的负载不宜过大(5-10 pF)，以防止数字瞬变电流导致SNR和SFDR下降。然而，即使在小输出负载下，多数CMOS和BiCMOS ADC的功耗也仍然是采样时钟频率的函数，有时则为模拟输入频率和幅度的函数。

例如，图9展示了[AD9245](#) 14位、80 MSPS、3 V CMOS ADC在数据线路的模拟输入为2.5 MHz且输出负载为5 pF时，功耗与频率之间的关系。图中分别展示了数字和模拟电源电流以及总功耗。请注意，当采样频率在10 MSPS与80 MSPS之间变化时，总功耗可能在310 mW至380 mW范围内变化。



**图9: AD9245 14位、80 MSPS、3 V CMOS ADC
功耗与采样速率的关系(输入为2.5 MHz; 输出负载为5 pF)**

AD9245采用32引脚无铅芯片级封装,如图10所示。封装的底视图显示的是裸露的焊盘,该焊盘应焊接到PC板的接地层以获得最佳的热传导效果。最差情况封装结至环境热阻 θ_{JA} 的额定值为 $32.5^{\circ}\text{C}/\text{W}$,当功耗为 380mW 时,结温将比环境温度高 $32.5^{\circ}\text{C} \times 0.38 = 12.3^{\circ}\text{C}$ 。当最高工作温度为 $+85^{\circ}\text{C}$ 时,结温为 $85^{\circ}\text{C} + 12.3^{\circ}\text{C} = 97.3^{\circ}\text{C}$ 。

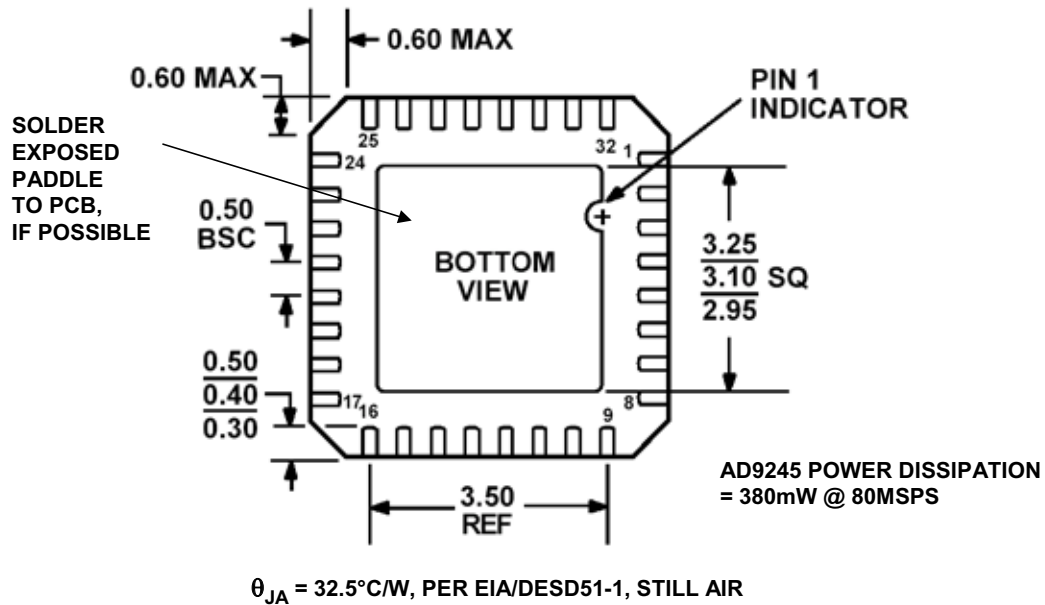
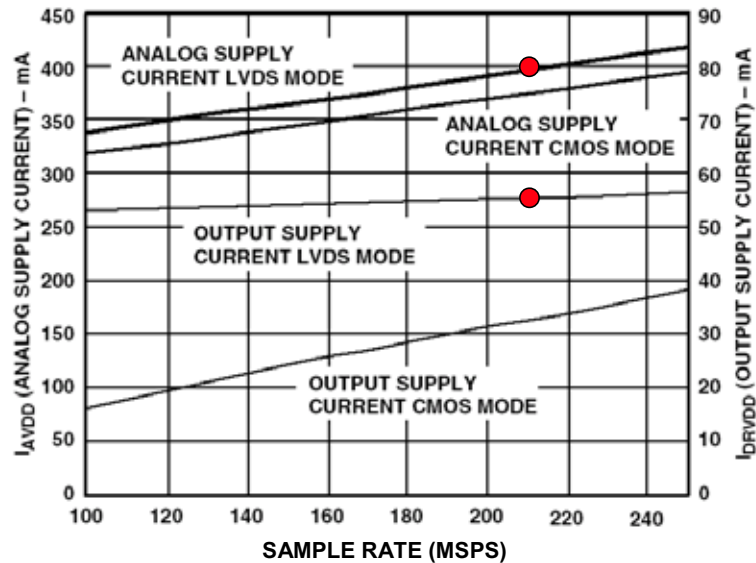


图10: AD9245 CP-32引脚架构芯片级封装(LFCSP)(底视图)

[AD9430](#)是一款高性能12位、170/210 MSPS 3.3 V BiCMOS ADC。有两种输出模式可用：双通道105 MSPS解复用CMOS输出和210 MSPS LVDS输出。功耗为采样频率的函数，如图11所示。其中展示了CMOS和LVDS模式下当模拟输入频率为10.3 MHz时的模拟和数字电源电流。请注意，在LVDS模式下，当采样频率为210 MSPS时，总电源电流约为455 mA——总功耗为1.5 W。



TOTAL CURRENT @ 210MSPS, LVDS MODE = 55mA + 400mA = 455mA
 TOTAL POWER DISSIPATION = 3.3V × 455mA = 1.5W

图11: AD9430 12位170/210 MSPS ADC电源电流与采样速率的关系(输入频率为10.3 MHz)

AD9430采用100引脚薄型塑封四方扁平封装，带一个裸露焊盘(TQFP/EP)，如图12所示。导电焊盘与芯片接地面相连，应焊接到PC板接地层。当焊接到接地层时，该封装在静止空气中的 θ_{JA} 为25°C/W。结果，当功耗为1.5 W时，结温将比环境温度高 $25^{\circ}\text{C} \times 1.5 = 37.5^{\circ}\text{C}$ 。当最高工作温度为+85°C时，结温为 $85^{\circ}\text{C} + 37.5^{\circ}\text{C} = 122.5^{\circ}\text{C}$ 。

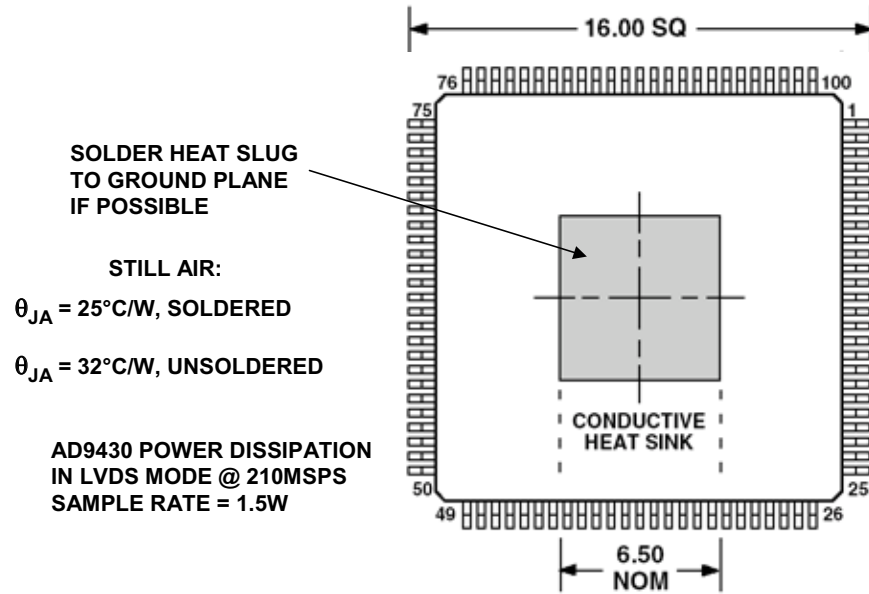


图12: AD9430 100引脚e-PAD TQFP

AD6645是一款高性能14位、80 / 105 MSPS ADC，采用高速互补双极性工艺(XFCB)制成，具有较高的SFDR (89 dBc)和SNR (75 dB)。尽管其功耗(为采样频率的函数)变化不大，该器件的最大功耗为1.75 W。采用的是散热增强型52引脚PowerQuad 4°封装，带一个裸露焊盘，如图13所示。

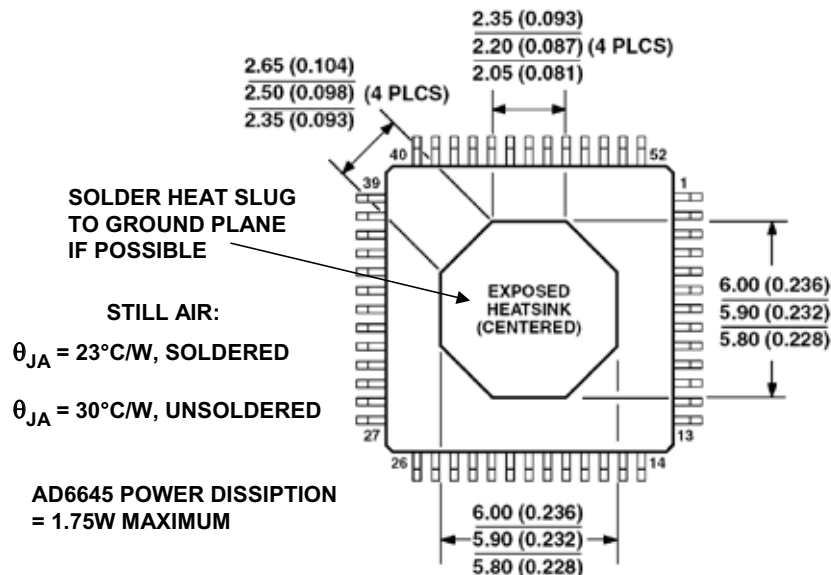


图13: AD6645 52引脚Power-Quad 4 (LQFP_ED) (SQ-52) 散热增强型封装(底视图)

建议把裸露的中央散热器焊接到PC板接地层上，以使封装在静止空气中的 θ_{JA} 减至 $23^{\circ}\text{C}/\text{W}$ 。对于 1.75 W 的功耗，结温将比环境温度高 $23^{\circ}\text{C} \times 1.75 = 40.3^{\circ}\text{C}$ 。当最高工作温度为 $+85^{\circ}\text{C}$ ，结温为 $85^{\circ}\text{C} + 40.3^{\circ}\text{C} = 125.3^{\circ}\text{C}$ 。可以用 200 LPM 的气流使封装的热阻降至 $17^{\circ}\text{C}/\text{W}$ ，从而使结温降至比环境温度高 30°C 的水平。换言之，对于 $+85^{\circ}\text{C}$ 的工作环境温度，结温为 115°C 。

高速CMOS DAC(如TxDAC®系列)和DDS IC(如AD985x系列)的功耗同样取决于时钟速率。例如，对于[AD9777](#) 16位、160 MSPS双通道插值DAC，其功耗为时钟速率、输出频率以及PLL和调制功能使能这三个因素的函数。采用 3.3 V 电源时，其功耗范围为 380 mW ($f_{\text{DAC}} = 100\text{ MSPS}$, $f_{\text{OUT}} = 1\text{ MHz}$, 无插值, 无调制)至 1.75 W ($f_{\text{DAC}} = 400\text{ MSPS}$, $f_{\text{DATA}} = 50\text{ MHz}$, $f_s/2$ 调制, PLL使能)。系列中的这些器件以及类似器件同时提供散热增强型封装，搭载一个需要焊接到PC板接地层的裸露焊盘。

有关LFCSP封装的散热特性以及生产方面的详细情况，请参看参考文献4。

总结

本文讨论了运算放大器和数据转换器的散热应用问题，但并未涉及夹式(或螺栓式)散热器这种经典散热技术。也未涉及强制通风冷却方法，该方法一般用于需要处理数十瓦特功耗的情况。略去这些内容的主要原因在于，它们并不适用于当今的运算放大器和数据转换器封装。

有关此类信息以及其他信息，请参看参考文献5-7中的一般讨论。

ADI网站提供一种交互式设计工具，[功耗与芯片温度计算器](#)，可用于辅助计算外部散热器的热特性。

参考文献:

1. Data sheet for [AD8017 Dual High Output Current, High Speed Amplifier](#), Analog Devices, Inc.
2. Data sheet for [AD8016 Low Power, High Output Current, xDSL Line Driver](#), Analog Devices, Inc.
3. "Power Consideration Discussions," data sheet for [AD815 High Output Current Differential Driver](#), Analog Devices, Inc.
4. Gary Griffin, "A Design and Manufacturing Guide for the Lead Frame Chip Scale Package (LFCSP)," [Application Note AN-772](#), Analog Devices.
5. General Catalog, [AAVID Thermalloy, LLC.](#), 70 Commercial Street, Suite 200 Concord, NH 03301 USA, Tel: (603) 224-9988
6. Seri Lee, "How to Select a Heat Sink," [AAVID Thermalloy, LLC.](#)
7. Seri Lee, "Optimum Design and Selection of Heat Sinks," *11th IEEE SEMI-THERM™ Symposium*, 1995, <http://www.aavid.com>
8. Hank Zumbahlen, *Basic Linear Design*, Analog Devices, 2006, ISBN: 0-915550-28-1. Also available as [Linear Circuit Design Handbook](#), Elsevier-Newnes, 2008, ISBN-10: 0750687037, ISBN-13: 978-0750687034. Chapter 12.
9. [Power Dissipation vs. Die Temperature Calculator](#), Analog Devices Interactive Design Tool Utility
10. Walt Kester, [Analog-Digital Conversion](#), Analog Devices, 2004, ISBN 0-916550-27-3, Chapter 9. Also available as [The Data Conversion Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7841-0, Chapter 9.
11. Walter G. Jung, [Op Amp Applications](#), Analog Devices, 2002, ISBN 0-916550-26-5, Chapter 7. Also available as [Op Amp Applications Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7844-5. Chapter 7.

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.